

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-288796

(43)Date of publication of application : 01.11.1996

(51)Int.Cl.

H03J 7/02

H04N 5/50

H04N 5/60

(21)Application number : 07-110040

(71)Applicant : NEC CORP

(22)Date of filing : 11.04.1995

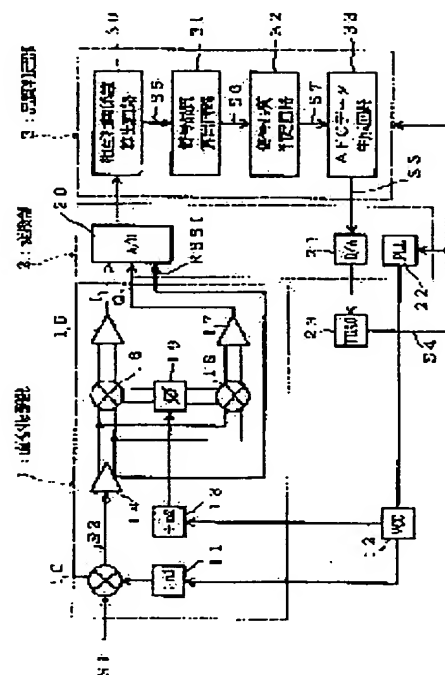
(72)Inventor : MIYASHITA TOSHIICHI

(54) AUTOMATIC FREQUENCY CONTROL CIRCUIT

(57)Abstract:

PURPOSE: To provide an automatic frequency control circuit capable of preventing the occurrence of malfunction even at the time of moving the circuit.

CONSTITUTION: A quadrature demodulation part 1 orthogonally demodulates a received GMSK signal S1 and generates an in-phase signal I and a reverse phase signal Q and a conversion part 2 converts the signals I, Q and an electric field intensity signal RSSI into digital signals and outputs the digital signals to a quality judging part 3. The judging part 3 judges the signal quality of the signal S1 based upon the signals I, Q, RSSI and generates an AFC data signal S3 indicating a correction value corresponding to the signal quality. Then the conversion part 2 converts the signal S3 into an analog signal and the frequency of the signal S1 is corrected based upon the correction value of the signal S3.



LEGAL STATUS

[Date of request for examination]

11.04.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2755210

[Date of registration]

06.03.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-288796

(43) 公開日 平成8年(1996)11月1日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 J 7/02		9182-5 J	H 0 3 J 7/02	
H 0 4 N 5/50			H 0 4 N 5/50	A
5/60			5/60	D

審査請求 有 請求項の数 4 F D (全 6 頁)

(21) 出願番号 特願平7-110040

(22) 出願日 平成7年(1995)4月11日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 宮下 敏一

東京都港区芝五丁目7番1号 日本電気株式会社内

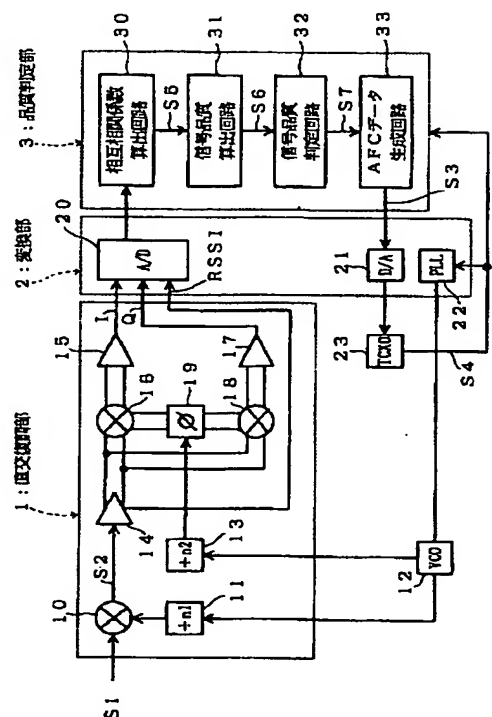
(74) 代理人 弁理士 渡辺 喜平

(54) 【発明の名称】 周波数自動制御回路

(57) 【要約】

【目的】 移動時においても誤動作が生じない周波数自動制御回路を提供する。

【構成】 直交復調部1において、受信したGMSK信号S1を直交復調して、同相信号I及び逆相信号Qが生成し、変換部2において、同相信号I、逆相信号Q、電界強度信号RSSIをデジタル変換して、品質判定部3に出力する。そして、品質判定部3において、同相信号I、逆相信号Q、電界強度信号RSSIに基づき、GMSK信号S1の信号品質を判定し、その信号品質に対応した補正量を示すAFCデータ信号S3を生成する。しかる後、変換部2において、AFCデータ信号S3をアナログ変換すると共にAFCデータ信号S3の補正量に基づいてGMSK信号S1の周波数を補正する。



1

【特許請求の範囲】

【請求項 1】 受信した GMSK 信号を直交復調して生成した同相信号及び逆相信号、並びに電界強度信号とを出力する直交復調部と、

上記同相信号、逆相信号、電界強度信号に基づいて上記 GMSK 信号の信号品質を判定し、その信号品質に対応した補正量を示す AFC データを生成する品質判定部と、

上記直交復調部からの同相信号、逆相信号、電界強度信号をデジタル変換し、また、上記 AFC データをアナログ変換すると共に上記 AFC データの補正量に基づいて上記 GMSK 信号の周波数を補正する変換部と、を備えることを特徴とした周波数自動制御回路。

【請求項 2】 上記直交復調部が、

第 1 中間周波数信号に変換された上記 GMSK 信号と上記 AFC データに基づいて電圧制御発振回路から出力される発振信号とを混合することにより、第 2 中間周波数信号に変換し、

この第 2 中間周波数信号を直交変調して上記同相信号及び逆相信号を生成するものである、

請求項 1 記載の周波数自動制御回路。

【請求項 3】 上記品質判定部が、

上記同相信号と逆相信号とから符号間干渉量を算出し、この符号間干渉量と上記電界強度信号とをパラメータとして、その組合わせにより信号品質を算出し、この信号品質に対応した補正量を示す上記 AFC データを上記変換部に出力するものである、

請求項 1 または請求項 2 記載の周波数自動制御回路。

【請求項 4】 上記品質判定部が、

上記同相信号と逆相信号とから受信信号の相互相関を計算して、符号間干渉量を算出する相互相関係数算出回路と、

この符号間干渉量と電界強度信号とをパラメータし、その組合わせによって、上記信号品質を算出する信号品質算出回路と、

上記信号品質がどのランクにあるかを判定し、その結果を示す制御信号を出力する信号品質判定回路と、

上記制御信号に基づいて、上記 AFC データを上記変換部に出力する AFC データ生成回路と、

を備える請求項 3 記載の周波数自動制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、移動通信受信機に適用される周波数自動制御回路に関する。

【0002】

【従来の技術】 従来、この種の周波数自動制御回路としては、特開平 2-44886 号公報記載の技術がある。図 2 は、この周波数自動制御回路の要部を示すブロック図である。図 2 において、100 は PCM デコーダ 101 からの誤り検出信号 C を計数する計数回路であり、こ

2

の計数回路 100 に、計数動作を制御するためのタイミング信号 T がタイミング信号発生回路 102 から入力されるようになっている。そして、これら計数回路 100 及びタイミング信号発生回路 102 と、判定回路部 110 とで、禁止回路が構成されている。判定回路部 110 は、ラッチ回路 111 と基準値発生回路 112 と比較回路 113 とより構成されている。一方、120 は比較器であり、カウンタ回路 121 からの計数値と基準値発生回路 122 からの基準値とを比較し、3 値信号を出力する。そして、この比較器 120 からの出力信号 C1 は、ゲート回路 130 に供給されるようになっている。このゲート回路 130 は、計数回路 100 の計数値が基準値を超えたことを示す H レベル信号が比較器 113 から供給されたとき、比較器 120 からの出力信号 C1 が制御回路 131 に供給されるのを禁止する。すなわち、比較器 113 における比較の結果、ラッチ回路 111 の出力値（計数値）が基準値以上であれば、比較器 113 の出力は H レベルとなり、ゲート回路 130 が閉じて、比較器 120 からの比較出力 C1 が制御回路 131 へ供給されることが禁止され、周波数自動制御動作が禁止される。

【0003】

【発明が解決しようとする課題】 しかし、上述した従来の周波数自動制御回路では、計数回路 100 の計数値が基準値を超えたことを示す H レベル信号が比較器 120 から供給されたとき、比較器 120 からの出力信号の制御回路 131 への供給をゲート回路 130 が禁止する構成となっているので、移動時に、ドップラシフトやマルチパスフェージング等が生じると、比較器 120 が H レベルの信号を出力し、ゲート回路 130 が周波数自動制御動作を禁止してしまうという誤動作を発生するおそれがある。

【0004】 本発明は上記問題点にかんがみてなされたもので、移動時においても誤動作が生じない周波数自動制御回路を提供することを目的とする。

【0005】

【課題を解決するための手段】 上記目的を達成するため、本発明の周波数自動制御回路は、受信した GMSK 信号を直交復調して生成した同相信号及び逆相信号と、電界強度信号とを出力する直交復調部と、上記同相信号、逆相信号、電界強度信号に基づいて上記 GMSK 信号の信号品質を判定し、その信号品質に対応した補正量を示す AFC データを生成する品質判定部と、上記直交復調部からの同相信号、逆相信号、電界強度信号をデジタル変換し、また、上記 AFC データをアナログ変換すると共に上記 AFC データの補正量に基づいて上記 GMSK 信号の周波数を補正する変換部とを備える構成とした。

【0006】 請求項 2 の発明は、上記直交復調部が、第 1 中間周波数信号に変換された上記 GMSK 信号と上記

3

AFCデータに基づいて電圧制御発振回路から出力される発振信号とを混合することにより、第2中間周波数信号に変換し、この第2中間周波数信号を直交変調して上記同相信号及び逆相信号を生成する構成としてある。

【0007】請求項3の発明は、上記品質判定部が、上記同相信号と逆相信号とから符号間干渉量を算出し、この符号間干渉量と上記電界強度信号とをパラメータとして、その組合わせにより信号品質を算出し、この信号品質に対応した補正量を示す上記AFCデータを上記変換部に出力する構成としてある。

【0008】請求項4の発明は、上記品質判定部が、上記同相信号と逆相信号とから受信信号の相互相関を計算して、符号間干渉量を算出する相互相関係数算出回路と、この符号間干渉量と電界強度信号とをパラメータをし、その組合わせによって、上記信号品質を算出する信号品質算出回路と、上記信号品質がどのランクにあるかを判定し、その結果を示す制御信号を出力する信号品質判定回路と、上記制御信号に基づいて、上記AFCデータを上記変換部に出力するAFCデータ生成回路とを備える構成としてある。

【0009】

【作用】請求項1の発明によれば、直交復調部において、受信したGMSK信号が直交復調され、同相信号及び逆相信号が生成される。すると、変換部において、直交復調部からの同相信号、逆相信号、電界強度信号がデジタル変換され、品質判定部に出力される。そして、品質判定部において、同相信号、逆相信号、電界強度信号に基づいて、GMSK信号の信号品質が判定され、その信号品質に対応した補正量を示すAFCデータが生成される。すると、変換部において、AFCデータがアナログ変換され、このAFCデータの補正量に基づいてGMSK信号の周波数が補正される。

【0010】請求項2の発明によれば、直交復調部において、第1中間周波数信号に変換されたGMSK信号と電圧制御発振回路から出力される発振信号とが混合されて、第2中間周波数信号が生成される。そして、この第2中間周波数信号が直交変調されて、同相信号及び逆相信号が生成される。

【0011】請求項3の発明によれば、品質判定部において、同相信号と逆相信号とから符号間干渉量が算出され、この符号間干渉量と電界強度信号とをパラメータをして、その組合わせにより信号品質が算出され、この信号品質に対応した補正量を示すAFCデータが変換部に出力される。

【0012】請求項4の発明によれば、品質判定部の相互相関係数算出回路において、同相信号と逆相信号とから受信信号の相互相関が計算され、符号間干渉量が算出される。すると、信号品質算出回路において、この符号間干渉量と電界強度信号とをパラメータをし、その組合わせによって、信号品質が算出される。そして、信号品

4

質判定回路において、信号品質がどのランクにあるかが判定され、その結果を示す制御信号が出力される。すると、AFCデータ生成回路において、この制御信号に基づいて、AFCデータが変換部に出力される。

【0013】

【実施例】以下、本発明の実施例について図面を参照して説明する。図1は、本発明の一実施例に係る周波数自動制御回路を示すブロック図である。図1に示すように、本実施例の周波数自動制御回路は、直交復調部1

10

と、変換部2と、品質判定部3とを備えている。

【0014】直交復調部1において、10は混合器であり、この混合器10は、受信され第1中間周波数信号に変換されたGMSK (Gaussian filtered Minimum Shift Keying) 信号S1に分周器11からの分周信号を混合して、第2中間周波数信号S2を生成する機器である。分周器11は、電圧制御発振回路(VCO)12の信号をn1分周して、その分周信号を混合器10に入力する機器である。電圧制御発振回路12は、その信号を分周器13にも出力するようになっており、分周器13は、電圧制御発振回路12からの信号をn2分周(n1, n2は異なる整数である)して、その分周信号を後述する位相器19に入力する。

20

【0015】混合器10の後段には、入出力側にアンプ14, 15を有する混合器16と、入出力側にアンプ14, 17を有する混合器18と、これら混合器16, 18に入力された第2中間周波数信号S2の位相を変換する位相器19とを有している。位相器19は、アンプ14から混合器16, 18に入力された第2中間周波数信号S2の位相をずらす機器である。具体的には、混合器16に入力された第2中間周波数信号S2に基づいて、同相信号Iを生成し、混合器18に入力された第2中間周波数信号S2に基づいて、同相信号Iと90度位相がずれた逆相信号Qを生成する。

30

【0016】変換部2は、A/D変換回路20と、D/A変換回路21と、PLL (Phase Lock Loop) 回路22とを有している。A/D変換回路20は、直交復調部1からの同相信号I, 逆相信号Q, 電界強度信号RSSIをデジタル信号に変換する回路であり、D/A変換回路21は、品質判定部3からのAFCデータ信号S3をアナログ信号に変換して、温度補正機能付水晶発振回路(TCXO)23に出力する回路である。また、PLL回路22は、温度補正機能付水晶発振回路23からの補正信号S4に基づいて、電圧制御発振回路12を制御する周知のPLL回路である。

40

【0017】品質判定部3は、相互相関係数算出回路30と、信号品質算出回路31と、信号品質判定回路32と、AFC (自動周波数制御) データ生成回路33とを有している。相互相関係数算出回路30は、同相信号Iと逆相信号Qとから受信信号の相互相関を計算して、符号間干渉量を算出する回路である。具体的には、GSM

50

において、同相信号 I の 1 バースト中のトレーニングシーケンスコード (TSC) 26 ビット内の中央の 16 ビットをシフトすることで、11 個の相互相関係数を得る。そして、これら 11 個の相互相関係数の内、絶対値の和が最大となる 5 個の相互相関係数を除いた 6 個の相互相関係数の和を、全体 11 個の相互相関係数の和で除算し、この数値を符号間干渉量信号 S5 として、信号品質算出回路 31 に出力する。信号品質算出回路 31 は、相互相関係数算出回路 30 からの符号間干渉量信号 S5 が示す符号間干渉量と電界強度信号 RSSI とをパラメータとし、その組合わせによって、受信信号の品質を決定し、品質を数値化した品質信号 S6 を信号品質判定回路 32 に出力する回路である。

【0018】信号品質判定回路 32 は、信号品質算出回路 31 からの品質信号 S6 を、例えば 0~10 にランク付けし、品質信号 S6 がどのランクにあるかを判定して、AFC データ生成回路 33 を制御する回路である。具体的には、品質信号 S6 が 10 ランクにあり、信号品質が最も良いと判断した場合には、100% の補正量に対応した係数を AFC データに掛け、その AFC データ信号 S3 を出力させるように、AFC データ生成回路 33 を制御する制御信号 S7 を出力する。また、品質信号 S6 が 7 ランクにあり、信号品質が最も良いときの 70% であると判断した場合には、70% の補正量に対応した係数を AFC データに掛け、その AFC データ信号 S3 を出力させるように、AFC データ生成回路 33 を制御する制御信号 S7 を出力する。さらに、品質信号 S6 が 3 ランク以下になり、信号品質が劣化したと判断した場合には、0% の補正量に対応した係数を AFC データに掛け、その AFC データ信号 S3 を出力させるように、AFC データ生成回路 33 を制御する制御信号 S7 を出力する。

【0019】AFC データ生成回路 33 は、上記のごとく、信号品質判定回路 32 からの制御信号 S7 に基づいて、AFC データ信号 S3 を D/A 変換回路 21 に出力する回路であり、これにより、温度補正機能付水晶発振回路 23 からの補正信号 S4 に基づいて、PLL 回路 22 が電圧制御発振回路 12 を制御する。

【0020】次に、本実施例の動作について説明する。受信された GSMK 信号 S1 が直交復調部 1 の混合器 10 に入力されると、混合器 10 において、この GSMK 信号 S1 に、分周器 11 からの分周信号が混合され、第 2 中間周波数信号 S2 が生成される。この第 2 中間周波数信号 S2 は、アンプ 14 で増幅された後、混合器 16、18 に入力され、位相器 19 により位相がずらされた後、アンプ 15、17 で増幅され、同相信号 I、逆相信号 Q として、変換部 2 に出力される。

【0021】変換部 2 に入力された同相信号 I、逆相信号 Q、電界強度信号 RSSI は、A/D 変換回路 20 により、デジタル信号に変換されて、品質判定部 3 に出

力される。

【0022】同相信号 I、逆相信号 Q が品質判定部 3 の相互相関係数算出回路 30 に入力されると、これらの同相信号 I、逆相信号 Q に基づいて、符号間干渉量が算出され、その結果を示す符号間干渉量信号 S5 が信号品質算出回路 31 に出力される。すると、信号品質算出回路 31 において、符号間干渉量信号 S5 が示す符号間干渉量と電界強度信号 RSSI とに基づいて、受信信号の品質を数値化した品質信号 S6 が生成され、信号品質判定回路 32 に出力される。

【0023】そして、信号品質判定回路 32 に入力された品質信号 S6 が 10 ランクにある場合には、信号品質判定回路 32 において、信号品質が最も良いと判断され、100% の補正量に対応した係数を AFC データに掛けた AFC データ信号 S3 を出力させる制御信号 S7 が生成される。また、品質信号 S6 が 7 ランクにある場合には、信号品質が最も良いときの 70% であると判断され、70% の補正量に対応した係数を掛けた AFC データ信号 S3 を出力させる制御信号 S7 が生成される。さらに、品質信号 S6 が 3 ランク以下にある場合には、信号品質が劣化したと判断され、0% の補正量に対応した係数を掛けた AFC データ信号 S3 を出力させる制御信号 S7 が生成される。

【0024】このように生成された制御信号 S7 は、信号品質判定回路 32 から AFC データ生成回路 33 に出力され、この AFC データ生成回路 33 で、制御信号 S7 に対応した AFC データ信号 S3 が生成される。AFC データ生成回路 33 で生成された AFC データ信号 S3 は、D/A 変換回路 21 でアナログ信号に変換された後、温度補正機能付水晶発振回路 23 に入力される。すると、温度補正機能付水晶発振回路 23 において、AFC データ信号 S3 に対応した補正信号 S4 が生成され、PLL 回路 22 に出力される。これにより、PLL 回路 22 が、補正信号 S4 に基づいて、電圧制御発振回路 12 を制御し、自動周波数制御が行われる。

【0025】このように、本実施例の周波数自動制御回路によれば、品質判定部 3 における信号品質判定結果に基づいて、自動周波数制御を行うので、移動時にドップラシフトやマルチパスフェージング等が生じても動作が止まることはない。この結果、ドップラシフトやマルチパスフェージング等による誤動作を防止することができ、動作特性の向上を図ることができる。

【0026】

【発明の効果】以上のように本発明の周波数自動制御回路によれば、品質判定部において、同相信号、逆相信号、電界強度信号に基づいて、信号品質を判定し、その信号品質に対応した補正量を示す AFC データを生成して、周波数を自動制御する構成としたので、移動時にドップラシフトやマルチパスフェージング等が生じても動作が止まることはない。この結果、ドップラシフトやマル

7

8

チバフェージング等による誤動作を防止することができ、動作特性の向上を図ることができるという効果がある。

【図面の簡単な説明】

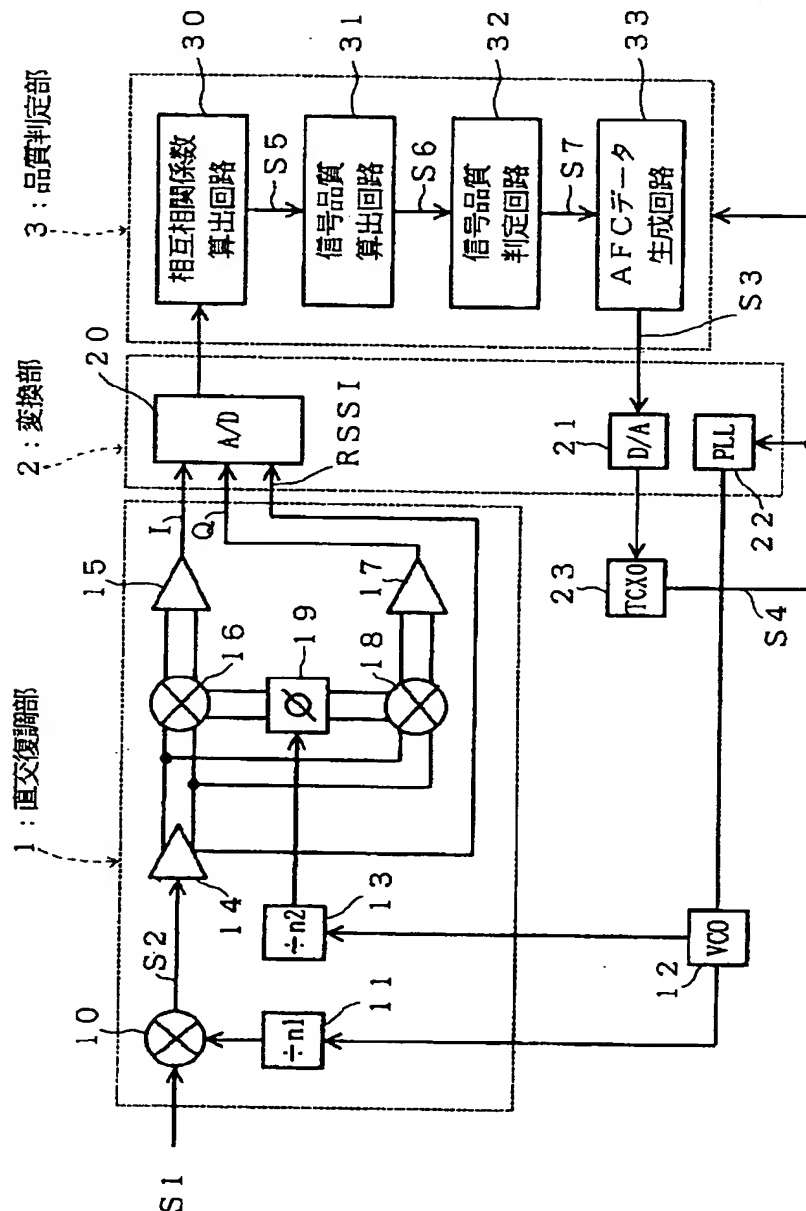
【図1】本発明の一実施例に係る周波数自動制御回路を示すブロック図である。

【図2】従来例に係る周波数自動制御回路を示すブロック図である。

【符号の説明】

- 1 直交復調部
- 2 変換部
- 3 品質判定部
- 12 電圧制御発振回路
- 22 PLL回路
- 30 相互相関係数算出回路
- 31 信号品質算出回路
- 32 信号品質判定回路
- 33 AFCデータ生成回路

【図1】



- 6 -

